

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-222372

(43)Date of publication of application : 12.08.1994

(51)Int.Cl. G02F 1/1343
G02F 1/1335

(21)Application number : 05-028449

(71)Applicant : CITIZEN WATCH CO LTD

(22)Date of filing : 26.01.1993

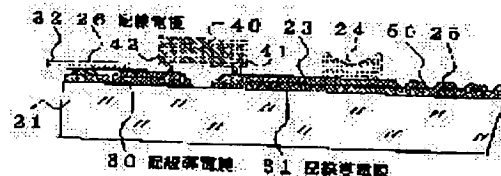
(72)Inventor : EBIHARA HEIHACHIRO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To prevent a short-circuit accident between conductive films and transparent electrodes and to decrease crosstalks, contrast degradation or nonuniform display by providing transparent electrode layers without via insulating films on the conductive films provided on a substrate and separating the conductive films by each of these transparent electrodes.

CONSTITUTION: After the conductive film is provided over the entire surface of the substrate 21, the wiring conductive films 30 for backing of wiring electrodes 26, the wiring conductive films 31 for backing the wiring parts of pixel electrodes 23 and the light shielding conductive films 25 are formed by etching. The transparent electrode film is then formed over the entire surface of the substrate and thereafter, the wiring electrodes 26 and the pixel electrodes 23 are formed by etching. Namely, the conductive films 30, 31 are connected to the wiring electrodes 26 or the pixel electrodes 23 and are separated by each of the respective electrodes and, therefore, the generation of the short-circuit accident is obviated and the respective electrodes are decreased in resistance value by the conductive films in contact therewith. The wiring parts of the pixel electrodes 23 are provided with the wiring conductive films 31, by which the difference in the resistance is decreased and the nonuniformity of the display state is eliminated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-222372

(43)公開日 平成6年(1994)8月12日

(51)IntCl.⁵G 0 2 F 1/1343
1/1335

識別記号

庁内整理番号

8707-2K
7408-2K

F I

技術表示箇所

審査請求 未請求 請求項の数15 F D (全 12 頁)

(21)出願番号

特願平5-28449

(22)出願日

平成5年(1993)1月26日

(71)出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72)発明者

海老原 平八郎

東京都田無市本町6丁目1番12号 シチズン時計株式会社田無製造所内

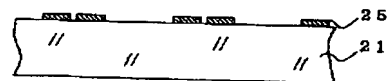
(54)【発明の名称】 液晶表示装置

(57)【要約】

【構成】 基板上に於いて、導電膜上に、絶縁膜を介する事なく透明電極を設け、かつ該導電膜は個々の透明電極に対応してスリットを設けて分離する。導電膜のない前記画素部の画素電極下に、導電膜面とほぼ同一かそれより高い高さの透明な充填層を設ける。

【効果】 透明電極の抵抗値が下がり、クロストーク等が減少し、かつ導電膜と透明電極の短絡事故がなくなる。画素部のラビングが均一に行われる。

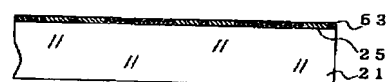
(a)



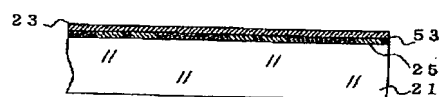
(b)



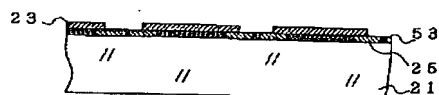
(c)



(d)



(e)



【特許請求の範囲】

【請求項1】 基板上に於いて、導電膜と導電膜上に設けられた透明電極との間に絶縁膜を設けない構造を有する事を特徴とする液晶表示装置。

【請求項2】 基板上に於いて、画素部を避けて設けた導電膜上に、絶縁膜を介する事なく画素電極を設け、かつ該導電膜は個々の画素電極に対応してスリットを設けて分離した事を特徴とする請求項1に記載の液晶表示装置。

【請求項3】 前記スリットに対応して対向基板上に遮光部材を設けた事を特徴とする請求項2に記載の液晶表示装置。

【請求項4】 基板上に於いて、個々に分離した導電膜上に絶縁膜を介する事なく画素電極と同質でかつ画素電極と分離した配線電極を設けた事を特徴とする請求項1に記載の液晶表示装置。

【請求項5】 配線電極または画素電極の他部材との接続部の下部に導電膜のない部分を設けた事を特徴とする請求項2または請求項3に記載の液晶表示装置。

【請求項6】 前記導電膜のない前記画素部の画素電極下に、導電膜面とほぼ同一かそれより高い高さの透明な充填層を設けた事を特徴とする請求項2に記載の液晶表示装置。

【請求項7】 前記導電膜のない前記配線電極または画素電極の他部材との接続部の下部に、導電膜面とほぼ同一かそれより高い高さの透明な充填層を設けた事を特徴とする請求項5に記載の液晶表示装置。

【請求項8】 少なくとも封止材の内側に於いて、画素電極の間に画素電極面または配向膜面とほぼ同一の高さを有する充填層を設けた事を特徴とする請求項1に記載の液晶表示装置。

【請求項9】 前記画素電極間に設けた充填層に遮光性を持たせた事を特徴とする請求項8に記載の液晶表示装置。

【請求項10】 少なくとも封止材の外側に於いて、画素電極または配線電極の間に、画素電極面または配線電極面または配向膜面とほぼ同一の高さを有する充填層を設けた事を特徴とする請求項1に記載の液晶表示装置。

【請求項11】 封止材の内側で画素電極または配向膜面とほぼ同一の高さを有する充填層と同一の層を封止材の外側にも設けた事を特徴とする請求項8に記載の液晶表示装置。

【請求項12】 封止材の内側で画素電極面とほぼ同一の高さを有する充填層が封止材の外側に於いて画素電極または配線電極上を覆うように構成した事を特徴とする請求項11に記載の液晶表示装置。

【請求項13】 充填層に導電性の材料を混入した事を特徴とする、請求項6、請求項7、請求項8または請求項10に記載の液晶表示装置。

【請求項14】 前記配向膜面とほぼ同一の高さに設け

た充填層をイオン吸着層とした事を特徴とする請求項8に記載の液晶表示装置。

【請求項15】 充填材をカラーフィルターとして使用する事を特徴とする請求項6に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶表示装置の構造に関するものである。液晶表示装置は基本的には複数の画素を形成するための透明電極（以下画素電極とする）を形成した2枚の基板を、画素電極を形成した面を対向させ、封止材により封止し、これに液晶材料を注入して構成する。個々にはモノクローム、カラー、セグメント型、マトリクス型、アクティブ型、パッシブ型あるいはTN、STNその他のモード等の違いにより、構造が異なる場合があるが、本発明は何れにも対応可能であるが、以下の説明はSTN、パッシブマトリクス型モノクローム液晶表示装置を代表として説明する。

【0002】

【従来の技術】以下図面に基つて従来技術を説明する。図8(a)は一方の基板21にチップオンガラス（以下COGとする）技術を用い、他方の基板11は画素電極13をフレキシブルシート等の配線部材33に直接接続する、通常の実装方式を使用する従来のパッシブマトリクス配列のモノクローム液晶表示装置の構造を示す断面図であり、(b)は(a)に於けるAA'断面図である。図8(a)、(b)に於いて第1の基板11と第2の基板21は封止材24によって封止され、この封止領域内に液晶14が注入される。両基板間の間隔（以下基板間隔と言う）はスペーサー15によって規制される。

【0003】第1の基板11には画素電極13が設けられる。第2の基板21上には遮光導電膜25が設けられ、遮光導電膜25の上に絶縁膜28が設けられ、絶縁膜28上に画素電極23が設けられる。画素電極13と23上には実際には配向膜が設けられているが簡単のため図示を省略して有る。基板11、21の外側にはそれぞれ偏光板12、22が設けられる。

【0004】画素電極13と23は、それぞれ直交して井桁状に配列され、両者の交差する部分が画素となる。画素電極23は封止材24の外側で、駆動集積回路40の出力端子41に接続される。駆動集積回路40の入力端子42は画素電極23とは分離し、かつ画素電極23と同質の透明電極（以下配線電極とする）26に接続され、配線電極26はフレキシブルシート等の配線部材32に接続される。また基板11の画素電極13は直接に配線部材33に接続される。

【0005】画素部分の液晶には画素電極13と画素電極23にそれぞれ印加される駆動電圧の差の電圧が印加され、液晶はその実効電圧に関係して状態を変え、表示に関与する。画素以外の部分の液晶には正規の電圧が印

加されないため、表示に不都合な状態を呈して表示コントラストを低下させる場合があり、これを防ぐため非画素部に井桁状に遮光用の膜を設ける場合がある。この膜は非導電性、導電性のいずれであっても良いが、遮光特性や膜厚が他の特性に与える影響を考慮して導電性の膜が使用される場合が多い。

【0006】図8は遮光導電膜25を遮光膜として用いた場合を示しており、この遮光導電膜25は上述の如く画素が配列されている部分（以下表示部とする）の非画素部に井桁状に設ける他、封止材24の近傍の見切りとして、あるいは封止部分の基板間隔を表示部のそれと一致させる目的で表示部以外の部分にも伸張される場合がある。図8では封止部分の基板間隔を表示部の基板間隔と一致させる目的で遮光導電膜25を封止材24の下まで伸張して間隔調整導電膜29形成し、さらに基板11の封止部分には基板間隔調整用の間隔調整電極16を設け、基板21の封止部分には基板間隔調整用の間隔調整電極27を設けている。

【0007】上記COG技術は特に細密な画素電極13、23を有する表示装置の実装方法として有効である。またこの様に細密な画素電極13、23を有する表示装置にあっては表示部に於ける画素部と非画素部の面積比（有効画素面積）が低下してコントラストが低下する傾向にあり、遮光膜が必要となる事が多い。

【0008】

【発明が解決しようとする課題】COG技術の問題点の一つは、駆動集積回路40が基板21上に設けられるため、その電源線の抵抗が上昇する傾向にある点である。すなわち、配線部材32と配線電極26との接続抵抗、配線電極26自身の配線抵抗、配線電極26と駆動集積回路40の入力端子42との接続抵抗等の付加がその原因となるが、このうち配線電極26自身の配線抵抗による影響が特に大きい。液晶駆動電圧に関係する電源線の抵抗増加は、液晶に印加する駆動電圧の波形に歪みを生じさせ、理想波形からのズレを生じ、クロストークやコントラスト低下の原因となる。

【0009】また画素電極23の集積回路40への引き回し部分は極めて狭い範囲に集中的に寄せ集めるため、この部分では画素電極23は極めて細い線幅となり抵抗が増大し、これもクロストークやコントラスト低下の原因となる。さらに各画素電極23は、引き回し部分の長さがそれぞれ異なるため抵抗値が一定とならず、表示状態が均一にならないと言う問題も生ずる。そして画素電極23の表示部における抵抗は画面の左右（あるいは上下）で表示の明るさが異なるという現象を生じさせる原因にもなる。そこで本発明が解決しようとする第1の課題は、配線電極26の配線抵抗を低下させる事であり、画素電極23の駆動集積回路40への引き回し部分、あるいは表示部の画素電極23の抵抗を低下させる事である。

【0010】次に遮光膜として用いる遮光導電膜25は、絶縁膜28により画素電極23と絶縁されているのであるが、それにもかかわらずしばしば遮光導電膜25と画素電極23の間で電氣的短絡が起こり、歩留まりを大幅に低下させてしまう。その原因としては、例えば絶縁膜28に発生した微細なピンホールが挙げられる。このピンホールを完全に無くすことは現在のところ非常に難しい。また他の原因としてはゴミによるものが挙げられる。

10 【0011】画素電極23と遮光導電膜25の短絡する箇所は、主として封止材24の近傍で有る事が多い。すなわち前述の如く封止部分の基板間隔を表示部のそれと一致させる目的で表示部以外の部分にも伸張した場合、封止部分の遮光導電膜25の面積はかなり大きなものとなり、短絡発生の確率が上昇する事に加え、一般に封止部分に加わる応力の方が表示部に加わる応力よりも大きいからである。しかし表示部での短絡も零ではない。そこで本発明が解決しようとする第2の課題は画素電極23と遮光導電膜25との短絡問題をなくす事である。

20 【0012】次に、スペーサー15によって規制される基板間隔は液晶のスレッシュホールド電圧に関係し、基板間隔が異なると同一駆動電圧を印加しても同一の表示状態とならない。そこで本発明が解決しようとする第3の課題は、基板間隔を均一化し、基板間隔の不均一性に依存する表示状態の品位低下を解消する事である。

【0013】さらに封止材24の外部に於いては付着したゴミ等が原因で透明電極に腐食を生じたり、隣合う電極間が短絡したりする事故が発生する。また工程内で余分な基板部分を切り離す時に封止材24の外部の電極に傷をつけてしまい、断線を生じる場合もある。COG技術を用いた場合は前述のように画素電極23の集積回路40への引き回し部分は極めて狭い範囲に集中的に寄せ集めるため、この部分では画素電極23は極めて細い線幅となり、これらの事故は特に問題となる。そこで本発明が解決しようとする第4の課題は、封止材24の外部に於ける画素電極23あるいは配線電極26の断線に対し対策を施す事である。すなわち一つは透明電極23あるいは配線電極26に断線が生じて致命的な事故に至らない様に対策する事であり、他の一つは透明電極23あるいは配線電極26を保護する事である。

【0014】さらに、液晶表示装置においては前記配向膜をラビングして液晶の配向を整える工程が有るが、この工程内あるいはそれ以外の工程に於いて、配線電極26あるいは画素電極23に静電気が発生し、この静電気の放電時に各電極が損傷を受ける場合が多い。そこで本発明が解決しようとする第5の課題は、各電極に静電気が発生しても放電による電極の損傷がないように対策する事である。

50 【0015】また液晶層に含まれるイオン性不純物は、ムラ表示、焼き付き等の表示品位の低下の原因になる事

が知られている。本発明の第6の課題は、この問題について提案されている公知の技術を効果的に適用可能にする事である。

【0016】

【課題を解決するための手段】上記第1から第4の課題を解決するために本発明が用いる第1の手段は、絶縁膜28を廃止し、基板上に設けた導電膜上に絶縁膜を介する事なく透明電極層を設ける構造とし、かつ各配線電極26、各画素電極23に接する該導電膜を各透明電極毎に分離する事である。

【0017】第2の手段は基板11に、基板21の遮光導電膜の分離部分に対応する遮光部材を設ける事であり、第3の手段は各透明電極と、フレキシブルシートあるいは駆動集積回路等の他部材との接続部分の下部に於いて導電膜のない部分を設ける事である。

【0018】また第4の手段は導電膜のない部分に透明でかつ絶縁性の材料によりなる、導電膜面とほぼ同一の高さの層を設ける事であり、第5の手段は画素電極の間に、絶縁性の材料によりなる、画素電極面または配向膜面とほぼ同一の高さの層を設ける事であり、更に第6の手段は画素電極間に設けた前記絶縁性の材料によりなる層に遮光性を持たせる事である。

【0019】本発明が用いる第7の手段は、第5の手段の実施に於いて前記絶縁性の材料によりなる、封止材の内側でほぼ画素電極面と同一の高さを有する層が封止材の外側に於いて画素電極または配線電極上を覆うように構成する事である。

【0020】本発明が用いる第8の手段は、前記第4、第6の手段の実施にあたり、絶縁性の材料によりなる層に導電性の材料を混入する事である。

【0021】本発明が用いる第9の手段は、前記第5の手段の実施にあたり、絶縁性の材料によりなる層をイオン吸着層とする事である。

【0022】

【作用】本発明が用いる第1の手段によれば、導電膜は最初から配線電極26あるいは画素電極23に接しており、かつ各電極毎に分離しているのであるから、新たな短絡事故は発生する事がないし、各透明電極は接触する導電膜によって抵抗値が大幅に低減する。また配線電極26、画素電極23は封止材24の外側に於いて導電膜により裏打ちされているから、断線しても大事に至らない。第2の手段によれば基板21の遮光導電膜の分離部分から漏れる光は基板11の遮光部材によって遮光されるのでコントラストが低下しない。

【0023】第3の手段によれば基板21の裏面から導電膜のない部分を通して各透明電極の接続部分の状態を容易に目視検査する事が出来るから信頼性の高い表示装置を提供出来る。

【0024】第4の手段によれば画素電極の表面がほぼ均一の高さとなるからラビングが均一に行えるので配向

ムラが生じないし、基板間隔も均一化出来る。

【0025】第5の手段によれば基板21の表面全体をほぼ均一にする事が出来るから、基板間隔がより一層均一化される。

【0026】また第6の手段によれば画素電極23の間の遮光導電膜の分離部分から漏れる光は、遮光性を有する絶縁性の材料の層により遮光されるから、対向基板11に遮光部材を設ける必要がなくなる。

【0027】第7の手段によれば封止材24の外側に於いて、配線電極26、画素電極23は絶縁性の材料による層に覆われるから、基板切り離し時に電極に損傷を与えることがなくなり、またゴミ等による腐食事故も大幅に低減できる。

【0028】第8の手段によれば、隣接する各電極間は絶縁性を低下させた層により短絡されるから、各電極に静電気が発生しても電極間で徐々に漏洩し、瞬間的に放電する事がないため、電極が損傷を受ける事がない。

【0029】第9の手段によれば液晶層中に含まれるイオン性不純物がイオン吸着層に吸着固定され不活性化するため、ムラ等の表示不良、コントラストの低下がなくなり、かつ配向ムラを生じない。

【0030】

【実施例】以下、本発明の実施例を図面によって説明するが、図面は構造のみを示すものであって寸法などについて示すものではない。また符号は図8と同一のものについては同一の符号を用いる。さらに本発明に於いて導電膜とは透明電極とは異なるものを言う。

【0031】図1(a)は本発明の一実施例を示す基板21の平面図であり、図1(b)は図1(a)のAA'断面図である。図1においては本発明の第1の手段と第3の手段を同時に実施している。

【0032】図1に於いて、基板21の全面に導電膜が設けられた後、エッチング等により配線電極26の裏打ち用の配線導電膜30、画素電極23の配線部分の裏打ち用の配線導電膜31および遮光導電膜25が形成される。次に透明電極膜が基板全面に設けられた後、エッチング等により配線電極26、画素電極23が形成される。

【0033】配線電極26、画素電極23と対応するその裏打ち用の配線導電膜30、31の形状は、各透明電極の抵抗値を下げるためには各透明電極より太くする事が望ましいが、酸化等による悪影響、あるいはゴミ等による短絡が考えられる場合は外部に露出しないように各透明電極によって覆うようにしてもよい。図1は裏打ち用の導電膜の形状を各透明電極とほぼ一致させた場合を示して有る。

【0034】図2(a)は図1に於ける符号Cの部分拡大した基板21の平面図であり、図2(b)および図2(c)はそれぞれ図2(a)に於けるAA'断面図およびBB'断面図である。各画素電極23の画素部50

に対応して窓が明けられた遮光導電膜25はスリット51により各画素電極23に対応して分離される。スリット51は光透過を少なくするため可能な限り狭くし、またその位置は遮光導電膜25が隣の画素電極23と短絡する事を防ぐため、隣合う2本の画素電極23の中間が望ましい。

【0035】図2(a)あるいは図1(a)に於いては画素電極23に裏打ちした配線導電膜31の幅は遮光導電膜25の幅よりも小さいように示したが、例えば封止材24の外部に於いて配線部分がモールド材等によって覆われ、配線導電膜31の酸化等による悪影響、あるいは隣合う配線導電膜31同士のゴミ等による短絡が問題とならない場合は、配線導電膜31の幅を遮光導電膜25の幅と同一としてもよい。

【0036】再び図1について説明する。図1に於いては画素電極23の集積回路40への引き回し部分を簡略に示したが、実際には極めて狭い範囲に画素電極23を集中的に寄せ集めなければならない、従ってこの部分では画素電極23は極めて細い線幅となり抵抗が増大する。しかも各画素電極23の引き回し部分の長さはそれぞれ異なるため抵抗値が一定とならず、表示状態が均一にならないと言う問題も生ずる。本発明によれば画素電極23の配線部分に配線導電膜31を設ける事により抵抗の差が小さくなるから、表示状態の不均一の問題点も解決する。

【0037】また画素電極23は表示部に於いても画素部分を除いて遮光導電膜25によって裏打ちされているから抵抗値が下がり、表示画面の端々で表示の明るさが異なると言う問題も生じない。当然の事ながら遮光導電膜25は各画素電極23に対応して分離されており、かつ最初から対応する画素電極23と接しているのであるから、新たな短絡事故は発生する事はない。次に配線電極26もまた配線導電膜30によって裏打ちされているからその抵抗値は低減し、前記した問題点は解消される。

【0038】ここで裏打ち用の配線導電膜30、31が不透明で、かつ配線電極26と配線部材32との接続部、配線電極26と駆動集積回路40の入力端子42との接続部、画素電極23と駆動集積回路40の出力端子41との接続部の下面全面に設けられていると、COG技術により駆動集積回路40を基板21に取り付けた際の配線電極26、画素電極23と駆動集積回路40の各端子41、42との接続状態、または配線部材32を接続した際の配線電極26と配線部材32との接続状態を基板21の裏面から目視検査する事が出来なくなる。

【0039】そこで図1の実施例に示す如く、例えば配線電極26の他部材との接続部付近に裏打ち用の配線導電膜30のない部分33を設ければこれらの接続状態が基板21の裏面から目視可能になり、接続信頼性の確保が容易になる。図1には示していないが画素電極23と

他部材との接続部付近を同様の構造としても良い。

【0040】ところで従来は遮光導電膜25と画素電極23との間に絶縁膜28が存在し、この絶縁膜28は両者の短絡を防ぐ機能の他、遮光導電膜25の段差等を吸収し、絶縁膜28の表面を平坦にするための機能も備えていた。しかるに本発明の図1、図2に示した実施例に於いては、従来例に示した絶縁膜28が存在しないため、平坦化の機能を果たすものが存在しないから、遮光導電膜25、あるいは配線導電膜30、31の形状による段差はそのまま残ってしまう。

【0041】この段差による影響は十分に吟味する必要がある。段差に関して検討すべき項目は大きく分けて2点有り、その1つは基板間隔の一定性に関するものである。すなわち基板間隔を表示装置の全面に渡って一定にするための機能はスペーサー15が負うが、スペーサー15を単純に散布したときは、スペーサーの位置は確率の問題であり、様々な位置に存在する事になる。従って封止材24の下部を含めスペーサー15が存在し得る範囲に於いては出来るだけ段差が少なくなるようにする必要がある。

【0042】図1、図2に於いては狭いスリット51で分離された遮光導電膜25を封止材24の下部まで伸張した場合を示した。勿論、封止材24の下部は広い間隔で隣接する配線導電膜31が対応するようにしても良いのであるが、例えば図2(a)に於いてスペーサー15がDの位置に有る場合とEの位置に有る場合とではスペーサーの高さが導電膜の厚みの分だけ異なるのであり、上記の点を考慮し封止部分の基板間隔を表示部の基板間隔と一致させるためには封止材24の下部の基板構造は出来るだけ表示部分の基板構造と類似させる事が望ましいのである。

【0043】上記D、Eなる位置は隣接する透明電極23の間を示したのであるが、勿論隣接する透明電極23の間の間隔よりも透明電極23の幅の方がはるかに大きいのが一般的であり、従ってスペーサー15の位置は確率的には画素電極23の上に存在する場合が多いとの考えも成り立つ。これは相対的に対向基板11上の透明電極13との関係についても言えるから、結局表示部に於けるスペーサー15の大部分は画素上にあるとの見方も出来る。一方封止材24の下部においては画素部がないから、図2(b)に破線で示すように封止部と画素部ではスペーサーに高さに差が出る事になる。

【0044】図3は上記の思想に基づく本発明の第2の実施例を示し、(a)は表示装置の断面図であり、(b)はそのAA'断面図である。図3の実施例に於いては従来の基板11上の基板間隔調整用の間隔調整電極16、27を廃止する。従って図3(a)に於いては封止部に於ける基板間隔は基板11の表面と、基板21上の配線導電膜31で裏打ちされた画素電極23の表面に挟まれるスペーサー15の径によって規制され、一方表示部に

於いては対向基板11上の画素部の透明電極13の表面と、基板21上の画素部50に於ける透明電極23の表面に挟まれるスペーサー15の径によって規制される。

【0045】また図3(b)に於いては封止部に於ける基板間隔は基板11上の画素電極13の表面と、基板21上の間隔調整用導電膜29の表面に挟まれるスペーサー15の径によって規制され、一方表示部に於いては基板11上の画素部の透明電極13の表面と、基板21上の画素部50に於ける透明電極23の表面に挟まれるスペーサー15の径によって規制される。

【0046】そこで導電膜の厚みと基板11あるいは基板21上の透明電極13、23の厚みをほぼ等しくしておけば、基板間隔は封止部、表示部の全面に渡って均一に保つ事が出来る。

【0047】また図3(b)に示すように対向基板11上に基板21上のスリット51に対向して遮光部材17を設けておけば、スリット51を漏れる光は遮光部材17により遮られ、コントラストの低下を防ぐ事が出来る。この遮光部材17を設けた対向基板11の構造は従来の方法によるものであっても良いし、本発明に基づくものであっても良い。従来構造を用いるものとするればカラーフィルターも容易に対向基板11上に設ける事が出来る。

【0048】しかしながらスペーサー15の位置は確率的には画素部に多く分布するとしても、図2(c)に破線で示した様に画素電極23上の、画素部50より高いところにスペーサー15が位置する確率も零ではない。もしこの様な状況が発生すると、その付近の基板間隔は他の部分よりも大きくなるため、表示ムラが発生する事になる。

【0049】また図1(b)に示したように、本発明の第3の手段を実施した場合、例えば配線電極26の他部材との接続部に於ける配線導電膜30のない部分33をはその周辺に対して凹部となるため、場合によっては接続に悪影響がでる事が考えられる。

【0050】さらに段差に関して検討すべき項目の他の1つは、ラビング条件に関するものである。本願の図面には簡単のため配向膜を図示していないが、実際には画素電極23の形成後に配向膜を設け、該配向膜上をラビングして液晶層の配向を規正する。このラビングは通常ロール状の布材を回転させて配向膜を擦る事により行うが、配向膜上に段差があると、該段差部近傍の凹部には布材が十分に触れず、ラビング状態が凸部とは異なってしまう。従って図2(c)の場合、画素部50が凹状となっているため、凹部の段差が大きいと画素部50の周辺部分は正常なラビングが行われず、配向ムラが生じて表示を劣化させる事がある。

【0051】図4(a)から(e)は上記の問題点を解決するための本発明の第3の実施例を示す工程図であり、図2(c)に対応する断面図である。図4(a)に

於いて、先ず基板21に遮光導電膜25を形成する。次に(b)に於いて基板21の全面に絶縁性の透明なレジスト53を塗布する。(c)に於いて、基板21の裏面から遮光導電膜25をマスクとしてレジスト53を露光、現像し、オーバーエッチを含む適当なエッチングを行うと遮光導電膜25の存在しない部分がレジスト53の層で埋められて遮光導電膜25と段差の小さい面構造を得る事が出来る。(d)に於いて基板全面に透明電極層を設け、(e)に於いて画素電極23の形状を整える。

【0052】図4から明らかなように、レジスト53の層の高さを調整する事により、画素電極23の画素部に於ける高さを、非画素部よりも高めか、あるいは非画素部とほぼ同一とする事が出来る。従って画素部以外に位置するスペーサー15があっても、基板間隔はに悪影響を与えないし、また画素部上の画素電極23の表面は均一にラビングされるから配向ムラも生じない。

【0053】図4の実施例では画素部に限らず、導電膜のない部分には全て同様にレジスト53の層で高さが均一化されるのであるから、配線電極26あるいは画素電極23の他部材との接続部において、目視検査を容易にするために配線導電膜30あるいは31を設けない部分33に生じる凹部も無くなり、接続の安定性がより高まる。

【0054】図4に於いてレジスト53に着色すればカラーフィルターとして作用する事は言うまでもない。

【0055】ところで図4の実施例は、表示部に於ける画素部の面積が非画素部よりも十分に大きく、しかも散布したスペーサー15が散布後に移動する事がなければ特に問題なく良質の表示状態を得る事が出来る。しかしながら、画素が細密になり、画素部と非画素部の面積比が等しい方向に近づいてきたり、あるいはスペーサー15が散布後に移動する可能性が有る場合には、スペーサー15が非画素部に片寄って分布する領域の発生を無視できない。この様な場合、その領域付近の基板間隔は他の部分に比して小さくなり、表示状態が部分的に他と異なってしまうことになる。

【0056】図5は本発明の第4の実施例を示す図であり、(a)から(c)は図2(c)あるいは図4に対応する断面図を工程順に示したものである。図5(a)は図4(e)の状態を示す。(b)に於いて基板21の全面にアクリル樹脂等を主材とする絶縁性のレジスト54を塗布する。(c)に於いて、基板上面からマスクを用いてレジスト54を露光、現像し、オーバーエッチを含む適当なエッチングを行うと、画素電極23の間がレジスト54で埋められて画素電極23とほぼ同一の面が得られる。図5(d)は図5(c)のAA'断面図であり、配線電極26、画素電極23が全面に渡って均一な高さを有する事を示している。

【0057】図5に示す構造とすればスペーサー15は

10

20

30

40

50

画素部上でも非画素部上でも高さがほぼ同じとなるから、基板間隔を表示部の全面に渡って均一に出来、基板間隔の不均一に基づく表示ムラを防ぐ事が出来る。また図5から明らかなように、導電膜上はレジスト54によって覆われるから、封止材24の外部に於いて導電膜間の間隔を狭くしてもゴミ等による導電膜間の短絡の危険性がない。したがって封止材24の外部に於いて配線導電膜30、31の幅を広げる事が出来るから、より一層各電極の抵抗を下げる事が出来る。

【0058】また図5に示す実施例に於いてレジスト54に顔料を混ぜる等して遮光性を持たせれば、スリット51を漏れる光はレジスト54によって遮光されるためコントラストが低下しない。この場合図3(b)に示した対向基板11上の遮光部材17は省略する事が可能となる。

【0059】図6は本発明の第5の実施例を示す図であり、図5(a)から(d)に対応する断面図である。図6(a)は図4(b)に於いてレジスト53を導電膜の厚みより厚く設けた場合の図4(e)の状態を示す。図6(b)に於いて基板21の全面にアクリル樹脂等を主材とする絶縁性のレジスト54を塗布する。図6(c)に於いて、基板上面からマスクを用いてレジスト54を露光、現像し、オーバーエッチを含む適当なエッチングを行うと、画素電極23の間がレジスト54で埋められて画素電極23とほぼ同一の面が得られる。

【0060】この場合に於いて、レジスト54のエッチングを画素部、および電極の接続部のみにについて行うと図6(d)のような構造が得られる。すなわち配線電極26あるいは画素電極23は封止材24の外部に於いて他部材との接続部を除いてはレジスト54によって覆われる。したがって基板切り離し時に電極に損傷を与えることがなくなり、またゴミ等による腐食事故も大幅に低減できる。

【0061】次に図4から図6に示した実施例に於いて、レジスト53または54に導電性の材料を適量混入して置くと、これらの絶縁抵抗を低下させる事が出来る。このようにすれば隣接する配線電極26あるいは画素電極23は比較的高い抵抗値によって短絡されることになり、各工程に於いて電極に発生した静電気は比較的高い抵抗値によって各電極間で中和され、一時的に放電する事がないから各電極が損傷を受ける事がない。

【0062】ところで上記説明に於いては配向膜については特に説明を行わなかった。配向膜は画素電極23上に設ける必要があるが、本発明に於いて第5図または第6図に示す実施例に於いて配向膜を設ける工程は3つの場合が考えられる。

【0063】図7は図6に示した実施例に於いて配向膜を設ける工程を付加した実施例を示す断面図である。図7(a)は図6(c)の工程後に配向膜55を設けた場合を示す。この場合は図6の説明の通り、レジスト54

の面の高さは画素電極23とほぼ同一に設ければ良い。

【0064】図7(b)は図6(a)の状態に配向膜55を設け、その後レジスト54を設けた場合を示す。この場合は図6の説明とは異なり、レジスト54の面の高さは配向膜55とほぼ同一に設けるのが良い。

【0065】図7(c)は図6(a)の工程後に配向膜55を設けた後、配向膜55をエッチングするか、あるいは図4(d)の工程後に配向膜55を設けた後、配向膜55と画素電極23をエッチングしてからレジスト54を設けた場合を示す。この場合も図6の説明とは異なり、レジスト54の面の高さは配向膜55とほぼ同一に設けるのが良い。

【0066】図7(b)もしくは(c)の構造とした場合はレジスト54の面は液晶層と直接に接する事になる。この場合は特開平4-320211号公報(以下引例とする)に記載の技術を効果的に実施する事が出来る。すなわちレジスト54をイオン吸着層とすれば、引例の説明にあるように液晶層中に含まれるイオン性不純物がイオン吸着層に吸着固定され不活性化するため、ムラ等の表示不良、コントラストの低下がなくなる他、アクティブマトリクス型の表示装置に多く見られるいわゆる焼き付き現象をも低減する事が出来る。

【0067】ここで前記引例に於いては、その図1にあるようにイオン吸着膜は配向膜上に突起した状態で設けられており、前記のようにラビング時においてこの突起物の周辺ではラビングが正常に行われず配向ムラが生じて表示品質を低下させる恐れが多分に有るが、本発明によればイオン吸着層はほぼ配向膜面と同一であるから、このような表示品位の低下を引き起こす事なく、引例の技術思想を最大限に活用する事が可能となる。

【0068】図7(b)と(c)の差異は、図7(b)の場合はレジスト54は画素電極23とは直接接触しないため、レジスト54に前記第8の手段を用いる事が出来ない。これに対し図7(c)に於いてはレジスト54は画素電極23とは直接接触するから、レジスト54に前記第8の手段を用いる事が出来る。

【0069】図7は図6の実施例を中心に説明したが勿論図5の実施例に於いても同様に適用出来る。

【0070】以上で本発明の実施例の説明を終えるが、補足するならば、本願発明に於いては遮光導電膜25は単に遮光性のみでなく導電性をも重視するのであるから、その材質として比較的導電性のよいものを使用すべきであり、この場合密着性、安定性を考慮して多層構造とする等の配慮は当然本願発明に含まれるものである。

【0071】レジスト53、レジスト54とした層は一般的な工程に則り説明したのであって、機能そのものを表現している訳ではないから、選択的に設ける事が出来る層で有れば特にレジストとは限定しないし、層の材質は有機材でも無機材でもよい。そこで上記理由から上記説明中レジスト53、レジスト54とした部分は充填

層53、充填層54と定義する。また説明中ではこれらのレジスト53、レジスト54を絶縁性としたが、本発明の第8の手段を実施するとこれらは極めて高抵抗ではあるが電流をながすものとなるので、絶縁性との限定はつけない。

【0072】また本発明は表示部の導電膜を遮光導電膜25として説明したが、電熱線等の他の目的に使用される導電膜の場合であっても適用する事が出来る。勿論カラーパネル等、構造的な差や液晶モードが異なっても有効である事は自明である。いわゆるアクティブマトリクスパネルの場合は、この時は画素電極をマトリクス電極と読み変えれば良い。

【0073】また上記説明はCOG技術と共に実施する場合を中心に行ったが、COG技術を用いない場合でも有効である。例えば画素電極23は直接配線部材32と接続される場合であっても、画素を構成する部分から配線部材32までの引き出し部分の抵抗値は出来るだけ小さい事が望ましく、この引き出し部分に本発明の第1の手段を実施する事により抵抗値を下げる事が出来、しかも短絡事故を減少する事が出来る。

【0074】さらに上記実施例は基板21を中心に行ったが、対向する基板11にも同様に本発明の全部若しくは一部を実施する事が出来る。例えば基板11に遮光部材17を設けない場合であっても、本発明の第5の手段は基板11に適用する事が出来る。また例えば第1の手段、第3、第4、第5、第6の手段は遮光等の目的を持った遮光導電膜25のような導電膜が存在せず、配線導電膜30、31のみを設けた場合にも有効に実施する事が出来る。

【0075】

【発明の効果】以上の説明で明かなように、本発明の第1の手段によれば、導電膜と透明電極の短絡事故は発生する事がないし、各透明電極は接触する導電膜によって抵抗値が大幅に低減するから、クロストークやコントラスト低下あるいは表示不均一等の問題を軽減する事が出来る。また封止材24の外部に於いて配線電極26、画素電極23が損傷を受け、断線に至る事があっても裏打ちした配線導電膜30、31により電氣的接続が維持されるから大事に至らない。

【0076】第2の手段によれば基板21の導電膜の分離部分から漏れる光は基板11の遮光部材17によって遮光されるのでコントラストが低下しない。

【0077】第3の手段によれば基板21の裏面から導電膜のない部分を通して各透明電極の接続部分の状態を容易に目視検査する事が出来るから信頼性の高い表示装置を提供出来る。

【0078】第4の手段によれば画素電極の表面がほぼ均一の高さとなるからラビングが均一に行えるので配向ムラが生じないし、基板間隔も均一化出来るので表示ムラが低減できる。

【0079】第5の手段によれば基板21の表面全体をほぼ均一にする事が出来るから、基板間隔がより一層均一化される。

【0080】また第6の手段によれば画素電極の間の遮光導電膜25のスリット51による分離部分から漏れる光は、遮光性を有する絶縁性の材料の層により遮光されるから、対向基板に遮光部材を設ける必要がなくなる。

【0081】さらに第7の手段によれば、配線電極26あるいは画素電極23は封止材24の外部に於いて他部材との接続部を除いてはレジスト54によって覆われるから、基板切り離し時に電極に損傷を与えることがなくなり、またゴミ等による腐食事故も大幅に低減できる。

【0082】第8の手段によれば各電極が静電気の一時的な放電により損傷を受ける事がない。

【0083】第9の手段によれば液晶層に含まれるイオン性不純物がイオン吸着層に吸着固定され不活性化するため、ムラ等の表示不良、コントラストの低下がなくなる他、アクティブマトリクス型の表示装置に多く見られるいわゆる焼き付き現象をも低減する事が出来、しかも配向ムラを生じない。

【0084】このように本発明は、従来の技術が有していた問題点を解消し、表示品質および信頼性の高い液晶表示装置を提供する事に貢献するところは大きい。

【図面の簡単な説明】

【図1】本発明の第1、第3の手段の実施を示す第1の実施例を示す図で(a)は基板21の平面図、(b)はそのAA'断面図である。

【図2】図1に示す本発明の第1の実施例の部分拡大図で(a)は基板21の平面図、(b)はそのAA'断面図であり、(c)はBB'断面図である。

【図3】本発明の第2の実施例を示す図で(a)は基板21の平面図、(b)はそのAA'断面図である。

【図4】本発明の第3の実施例を示す図で(a)から(e)は基板21の製作工程を示す断面図である。

【図5】本発明の第4の実施例を示す図で(a)から(c)は基板21の製作工程を示す断面図であり、(d)は(c)に於けるAA'断面図である。

【図6】本発明の第5の実施例を示す図で(a)から(c)は基板21の製作工程を示す断面図であり、(d)は(c)に於けるAA'断面図である。

【図7】本発明の第6の実施例を示す図で(a)から(c)は基板21の断面図である。

【図8】従来の導電膜を有しかつCOG技術を用いた液晶表示装置の断面図である。

【符号の説明】

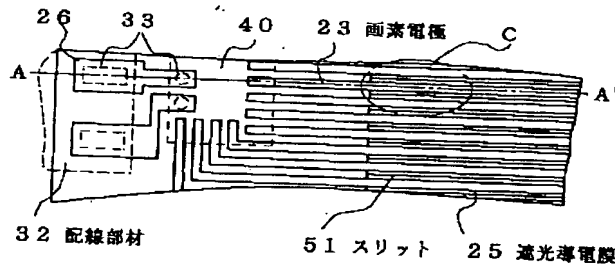
- 15 スペース
- 21 基板
- 23 画素電極
- 25 遮光導電膜
- 26 配線電極

15

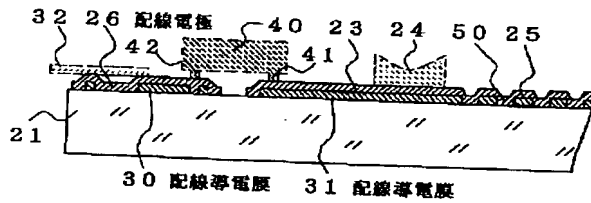
30 配線導電膜
31 配線導電膜
51 スリット

【図1】

(a)



(b)

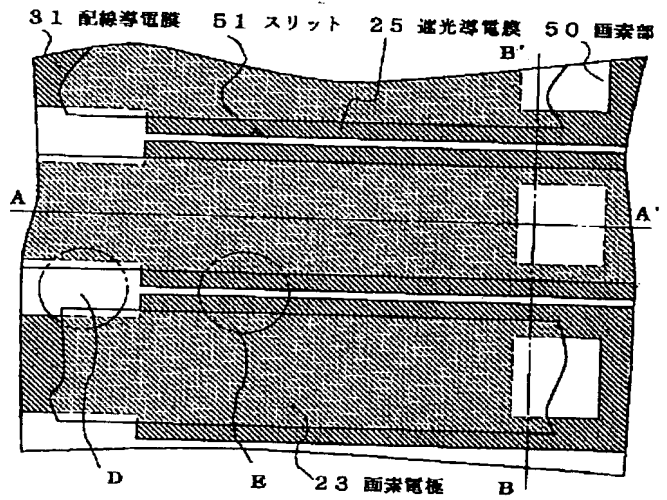


16

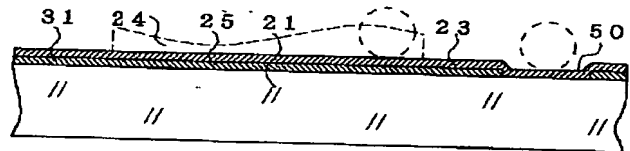
53 レジスト (充填層)
54 レジスト (充填層)

【図2】

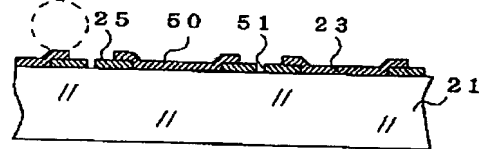
(a)



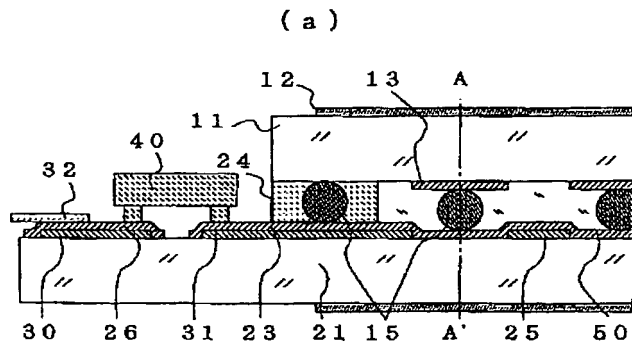
(b)



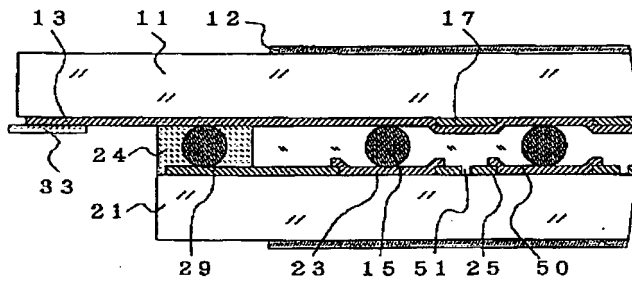
(c)



【図3】

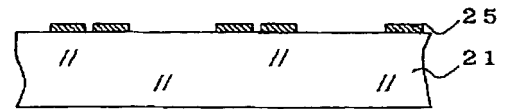


(b)



【図4】

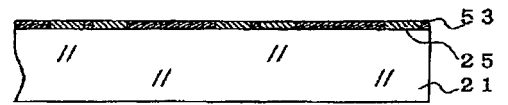
(a)



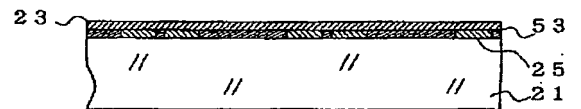
(b)



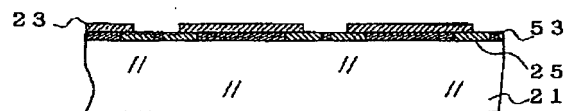
(c)



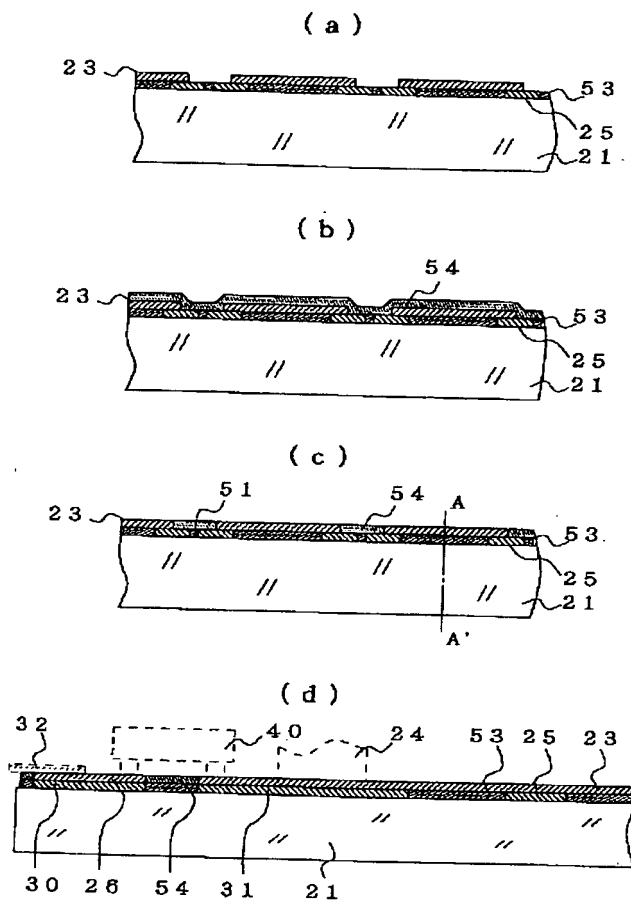
(d)



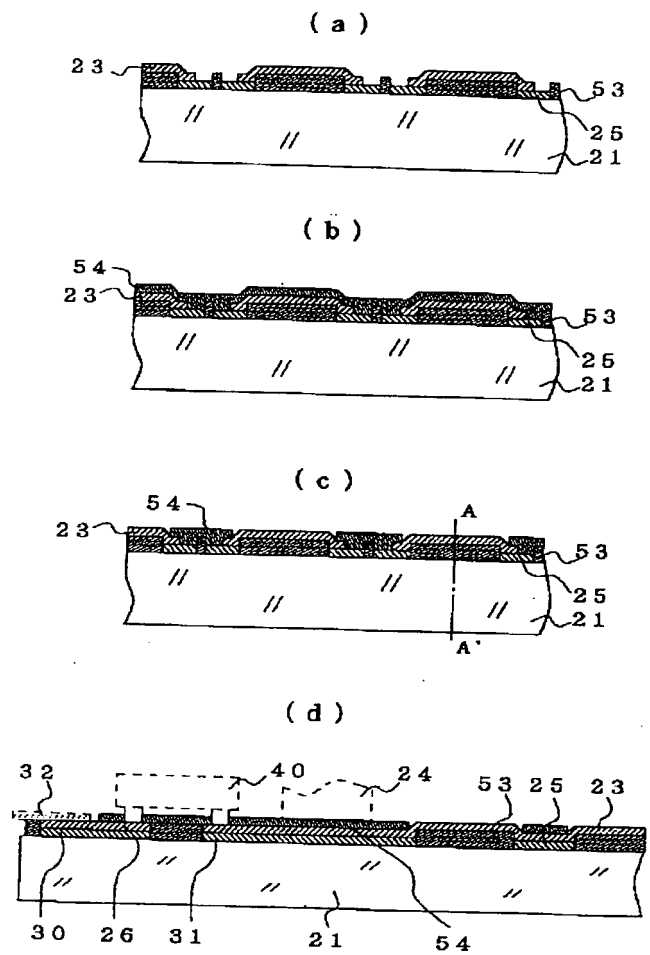
(e)



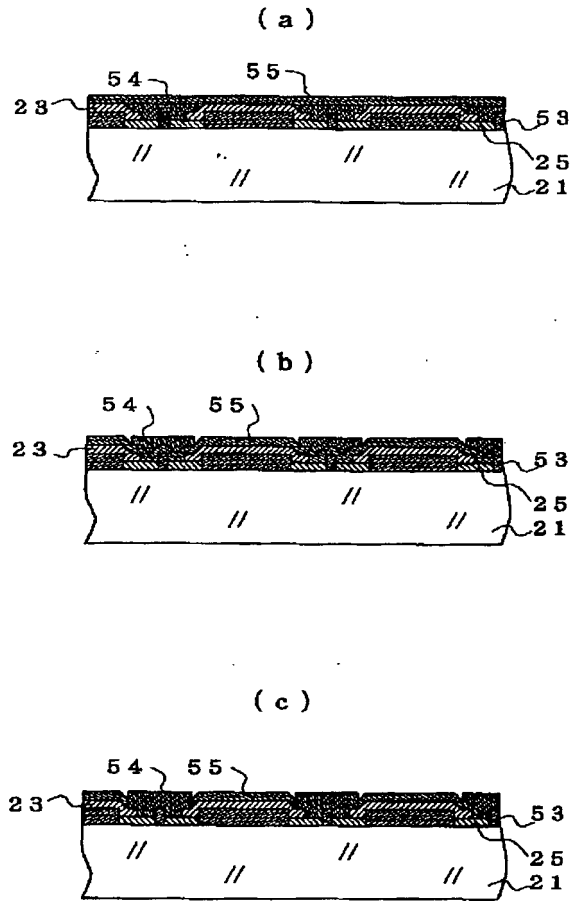
【図5】



【図6】



【図7】



【図8】

